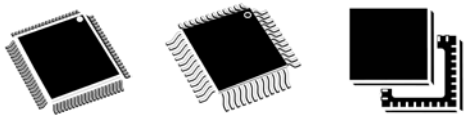
RJM32F103xx 数据手册

基于 ARM 的 32 位 MCU 中等密度性能系列，具有多达 128KB 的闪存，高达至 28KB 的 SRAM，USB，7 个定时器，10/12 位的 ADC，11 个通信接口。

特性

- **核心：ARM 32 位 Cortex™-M 3 CPU**
  - 最高 72MHz 工作频率，1.25DMIPS/MHz (Dhrystone 2.1)
  - 64 字节指令和数据总线缓存，支持存储器 0 等待周期访问
  - 单周期乘法和硬件除法
- **存储器**
  - 64、96 或者 128K 字节闪存程序存储器
  - 20 或者 28K 字节的 SRAM
- **时钟、复位和电源管理**
  - 2.0 ~ 3.6V 应用供电和 IO 电平
  - 上电 / 掉 电复位(POR/PDR)，和可编程电压监测(PVD)
  - 4 ~ 16MHz 晶体振荡器
  - 内嵌出厂调教的 8MHz RC 振荡器
  - 内嵌出厂调教的 48MHz RC 振荡器
  - 内嵌 32KHz RC 振荡器
  - 产生 CPU 时钟的 PLL 模块
  - 带校准功能的 32KHz RTC 振荡器
- **低功耗**
  - 睡眠、停机和待机模式
  - V_{BAT} 为 RTC 和备份寄存器供电
  - 运行模式：150uA/MHz
  - 停机模式：28uA @ 3.3V
  - 待机模式：4uA @ 3.3V
  - V_{BAT} 带 RTC 运行：0.5uA @ 3.3V
- **12 位 ADC**
  - 最大采样转换速率：1Msps
  - 高达 16 个 A/D 通道
  - 在 10bit 模式下同时支持 4 通道采样
  - 灵活的采样和转换模式
  - 温度传感器

- **封装**



LQFP64　　LQFP48　　QFN32

- **比较器**
  - 2 路独立比较器
  - 每路有 4 个正相和 4 个反相输入通道
- **LED 驱动单元**
  - 支持驱动 56 个 LED 或 8 个 7 段 LED
- **多达 51 个快速 I/O 端口**
  - 26/37/51 个 I/O 口，所有 I/O 口可以映射到 16 个外部中断
- **调试模式**
  - 串行调试(SWD)接口
- **7 个定时器**
  - 3 个 20 位定时器，每个定时器带有 4 个用于输入捕获/输出比较/PWM 或脉冲计数通道和增量编码器输入
  - 1 个 20 位带死区控制和紧急刹车，用于电机控制的 PWM 定时器
  - 2 个看门狗定时器（独立和窗口型）
  - 系统时间定时器：24 位自减型计数器
- **高达 11 个通信接口**
  - 2 个 I^2C 接口（支持 SMBus/PMBus）
  - 3 个 UART（支持 IrDA 和调制解调控制）
  - 3 个 SPI 接口，1 个 QSPI 接口
  - 1 个 I^2S 接口
  - USB 2.0 全速接口
- **2 个 DMA 控制器，支持外设触发：定时器、ADC、SPIs，I^2CS、UARTs**
- **CRC 计算单元，96-bit 芯片唯一代码**
- **随机数产生单元(RNG)**
- **ECOPACK® 封装**

目录

1. 说明 4

2. 简介 5

2.1 概述 5
2.2 特性 5

3. 芯片封装 8

3.1 LQFP64 封装 8
3.2 LQFP48 封装 8
3.3 QFN36 封装 9
3.4 QFN32 封装 9
3.5 引脚描述 10

4. 模块框图 14

5. 系统描述 15

5.1 芯片概述 15
5.2 ARM Cortex™-M3 内核 15
5.3 内存映射 16
5.4 系统复位 17
5.5 系统复位 18
5.6 外部中断 18
5.7 时钟和启动 18
5.8 启动模式 19
5.9 供电方案 19
5.10 DMA 控制器 19
5.11 RTC (实时时钟)和备份寄存器 19
5.12 独立看门狗 19
5.13 窗口看门狗 20
5.14 系统时基定时器 20
5.15 通用定时器 20
5.16 高级控制定时器 20
5.17 I^2C 总线 21
5.18 I^2S 总线 21
5.19 通用异步收发器(UART) 21
5.20 串行外设接口(SPI) 21
5.21 USB 21
5.22 通用输入输出接口(GPIO) 22
5.23 模数转换(ADC) 22
5.24 比较器 22
5.25 随机数发生器 22
5.26 LED 驱动 22
5.27 循环冗余校验(CRC)计算单元 22

5.28 嵌入式 SRAM 和闪存 23
5.29 供电监测 23
5.30 低功耗模式 23
5.30 SWD 调试端口 24

6. 电气特性 25

6.1 绝对最大额定值 25
6.1.1 电压特性 25
6.1.2 电流特性 25
6.1.3 热特性 26
6.2 工作条件 26
6.2.1 通用工作条件 26
6.2.2 内嵌复位和电源控制模块特性 26
6.2.3 供电电流特性 27
6.2.4 外部时钟特性 28
6.2.5 内部时钟特性 29
6.2.6 锁相环(PLL)特性 29
6.2.7 内存特性 30
6.2.8 最大绝对值（电气敏感性） 30
6.2.9 EFT 特性 31
6.2.10 IO 特性 31
6.2.11 定时器特性 32
6.2.12 USB 直流电气特性 32
6.2.13 比较器特性 33
6.2.14 ADC 特性 33

7. 封装特性 35

7.1 LQFP64 10X10MM 35
7.2 LQFP48 7X7MM 36
7.3 QFN36 6X6MM 37
7.4 QFN32 4X4MM 38

8. 芯片选型 39

9. 订货信息 40

10. 版本修订 41

1. 说明

本文档为 RJM32F103xx 系列的数据手册，主要用于客户初期的选型使用，后期的开发请参考 RJM32F103xx 系列的用户手册。在本文档中会详细的介绍 RJM32F103xx 系列的内部存储资源、外设资源、电气特性、引脚定义、器件的机械特性和订购信息。

2. 简介

2.1 概述

RJM32F103 增强型系列使用了高性能的 ARM @ Cortex™-M3 32 位的 RISC 内核，最大工作频率 72MHz，内置高速存储器(高达 128K 字节的闪存和 28K 字节的 SRAM)。所有型号都包含了 1 个高级控制定时器，3 个通用定时器，2 个看门狗定时器（独立的和窗口型），1 个 12 位 SAR ADC 转换模块，1 个 LED 驱动，2 个比较器和 1 个 RTC，还包含了标准和先进的通信接口：多达 3 个 SPI 接口，1 个 QSPI 接口，2 个 I^2C 接口，3 个 UART 接口，1 个 I^2S 接口以及 1 个 USB2.0 全速接口。

2.2 特性

- **电源管理**
  - — 主供电电压（VDD）：2.0 ~ 3.6V
  - — 电池供电电压（V_{BAT}）：1.8 ~ 3.6V
  - — VBAT 为 RTC 模块和 84 字节备份寄存器供电
- **低功耗**
  - — 运行模式：150uA/MHz
  - — 停机模式：28uA @ 3.3V
  - — 待机模式：4uA @ 3.3V
  - — VBAT 供电给 RTC 运行：0.5uA @ 3.3V
- **工作温度**
  - — 工规温度范围：-40℃ ~ +85℃
  - — 商规温度范围：0℃ ~ +85℃
- **复位**
  - — NRST 引脚复位
  - — 上电复位
  - — 软件复位
  - — 看门狗(IWDT 和 WWDT)复位
  - — 低功耗模式复位
- **可编程电压监测(PVD)**
  - — 可调整的 8 个监测等级
  - — 可配置上升沿/下降沿监测模式

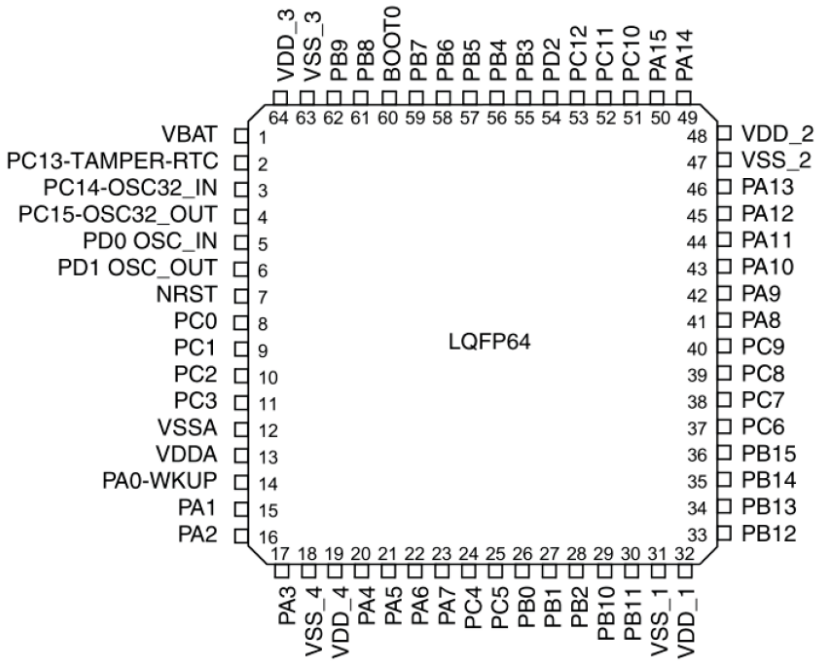
- **时钟**
  - — 4 ~16MHz 晶体振荡器，典型值为 8MHz (HSE)
  - — 32KHz 晶体振荡器作为带校准 RTC 时钟 (LSE)
  - — 内嵌出厂调校的 8MHz RC 振荡器 (MHSI)
  - — 内嵌出厂调校的 48MHz RC 振荡器 (FHSI)
  - — 内嵌 32KHz RC 振荡器 (LSI)
  - — 产生 CPU 时钟的 PLL 模块
- **高性能 32 位 ARM CPU 内核**
  - — 高达 72MHz ARM @ Cortex™-M3 内核
  - — 64 字节缓存用于指令和数据总线，支持 0 等待周访问存储器
  - — 可配置的系统时钟频率
  - — 可嵌套的中断矢量控制器
  - — 单周期乘法和硬件除法单元
  - — 24 位系统时间向下计数器
- **闪存存储器 (Flash)**
  - — 64KB ~ 128KB 闪存存储空间
- **静态随机存取存储器 (SRAM)**
  - — 20KB ~ 28KB 静态随机存取存储器
- **12 位 逐次逼近型模数转换器 (A/D)**
  - — 高达 16 个模数转换输入通道
  - — 最大采样转换速率：1Msps
  - — 连续采样转换模式
  - — 软件或硬件触发采样模式
  - — 温度传感器连接到 A/D 模块通道 16
- **比较器**
  - — 2 个独立比较器模块
  - — 每路比较器带有 4 个正相和 4 个反相输入通道
- **调试接口**
  - — 串行调试 (SWD)
  - — Cortex™-M3 指令集跟踪宏单元 (ITM)
- **通信接口**
  - — 高达 3 个 UART 接口
  - — 3 个 SPI 接口，1 个 QSPI 接口
  - — 2 个 I2C 接口，支持 SMBus 2.0/PMBus
  - — 1 个 USB2.0 全速接口

— 1 个 I2S 接口

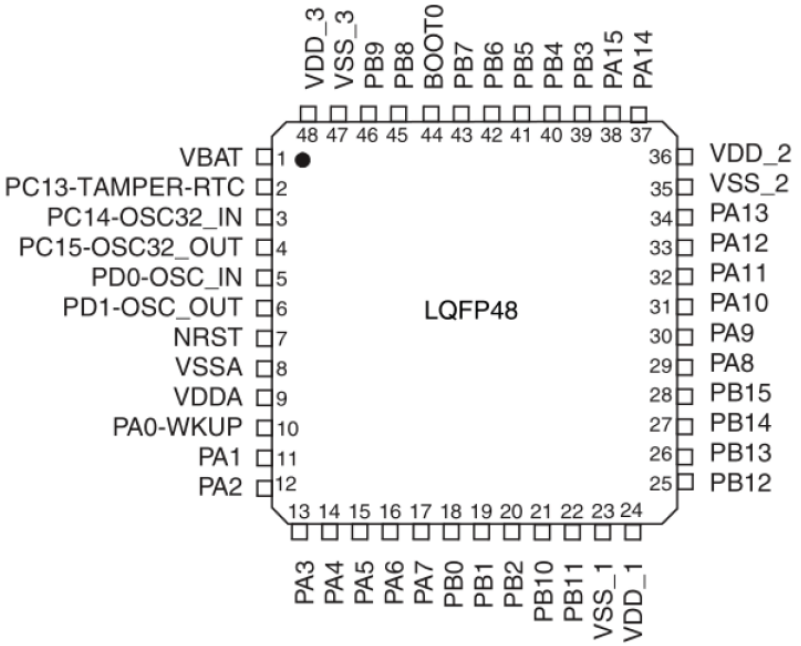
- **定时器**
  - — 3 个 20 位定时器，每个定时器带有 4 个用于输入捕获/输出比较/PWM 或脉冲计数通道和增量编码器输入
  - — 1 个 20 位带死区控制和紧急刹车，用于电机控制的 PWM 定时器
  - — 20 位 PWM 计数器 (Timer1~4)
  - — 支持触发 A/D 转换模块
- **通用 I/O 端口**
  - — 64 个引脚封装产品有 51 个通用 I/O 口
  - — 48 个引脚封装产品有 37 个通用 I/O 口
  - — 36 个引脚封装产品有 26 个通用 I/O 口
  - — 32 个引脚封装产品有 25 个通用 I/O 口
  - — 所有通用 IO 可以映射到 16 个外部中断向量
  - — 电流驱动高达 16mA
- **多通道 DMA 控制器，支持 Timers、ADC、SPIs、I2Cs、UARTs 触发**
- **CRC 计算单元，支持 8/16/32 位 CRC 运算**
- **随机数生产单元(RNG)，生成随机数字序列**
- **LED 驱动单元，支持高达 56 个 LED 或者 8 个 7 段 LED 模块**
- **实时时钟模块(RTC)**
- **支持软件二次开发**
- **支持 LQFP64、LQFP48、QFN36、QFN32 封装形式**

3. 芯片封装

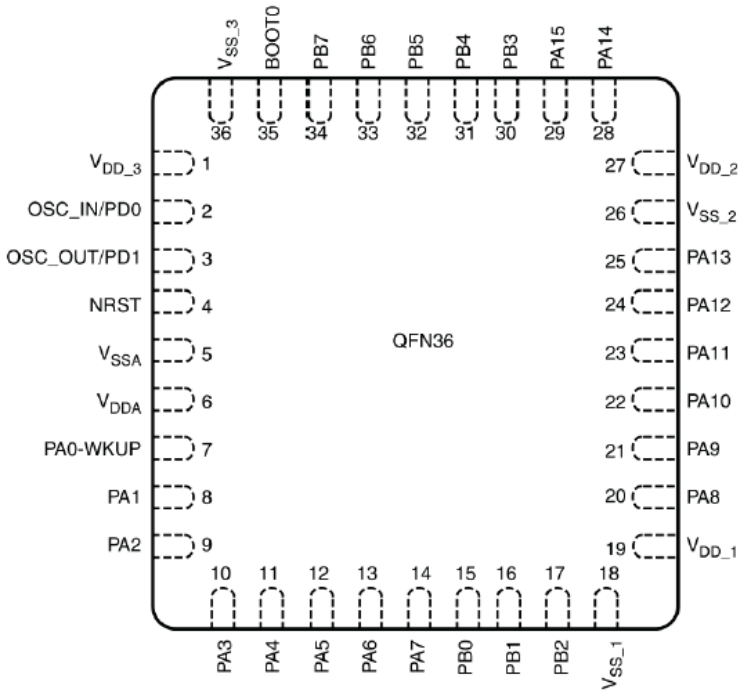
3.1 LQFP64 封装



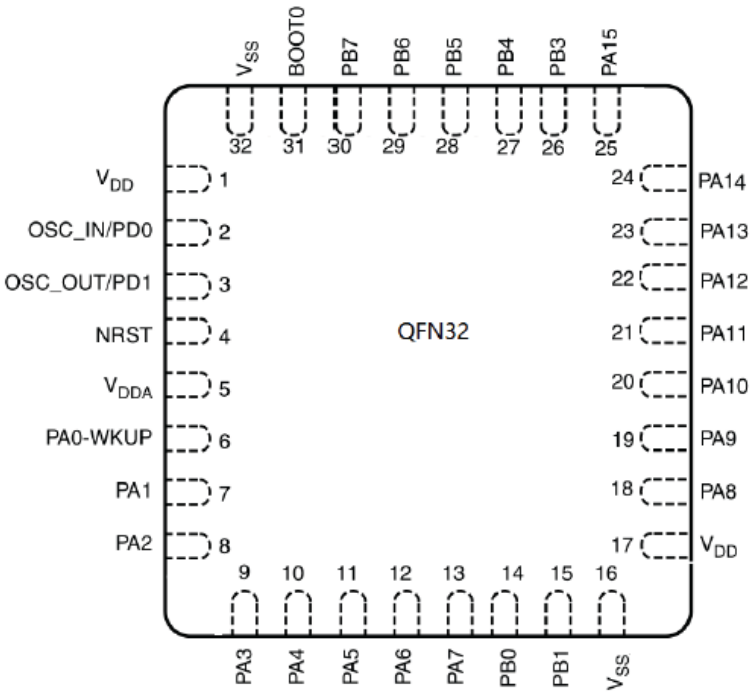
3.2 LQFP48 封装



3.3 QFN36 封装



3.4 QFN32 封装



3.5 引脚描述

表 3.1 引脚描述

Pin No.				Pin name	Type	Main Function	Alternate Function	Analog Function
QFN32	QFN36	LQFP48	LQFP64					
-	-	1	1	VBAT	S	VBAT		
-	-	2	2	PC13	I/O	PC13	TAMPER/RTC	
-	-	3	3	PC14	I/O	PC14		OSC32_IN
-	-	4	4	PC15	I/O	PC15		OSC32_OUT
2	2	5	5	PD0	I/O	PD0		OSC_IN
3	3	6	6	PD1	I/O	PD1		OSC_OUT
4	4	7	7	NRST	I/O	NRST		
-	-	-	8	PC0	I/O	PC0	I^2S_WS/SPIM2_NSS0/SPIS2_NSS	ADC_IN10
-	-	-	9	PC1	I/O	PC1	I^2S_SCLK/SPIM2_SCK/SPIS2_SCK	ADC_IN11
-	-	-	10	PC2	I/O	PC2	I^2S_SD0/SPIM2_MI/SPIS2_SO	ADC_IN12
-	-	-	11	PC3	I/O	PC3	I^2S_SD1/SPIM2_MO/SPIS2_SI	ADC_IN13
-	5	8	12	VSSA	S	VSSA		
5	6	9	13	VDDDA	S	VDDDA		
6	7	10	14	PA0	I/O	PA0/WKUP	TIM2_CH1_ETR/UART2_CTS/WKUP	ADC_IN0
7	8	11	15	PA1	I/O	PA1	TIM2_CH2/UART2_RTS	ADC_IN1
8	9	12	16	PA2	I/O	PA2	TIM2_CH3/UART2_TX	ADC_IN2
9	10	13	17	PA3	I/O	PA3	TIM2_CH4/UART2_RX	ADC_IN3
-	-	-	18	VSS_4	S	VSS_4		
-	-	-	19	VDD_4	S	VDD_4		
10	11	14	20	PA4	I/O	PA4	QSPI_NSS0/SPIS1_NSS/UART2_CK	ADC_IN4
11	12	15	21	PA5	I/O	PA5	QSPI_SCK/SPIS1_SCK	ADC_IN5
12	13	16	22	PA6	I/O	PA6	TIM1_BKIN/TIM3_CH1/QSPI_MI_IO1 /SPIS1_SO	ADC_IN6
13	14	17	23	PA7	I/O	PA7	TIM1_CH1N/TIM3_CH2/QSPI_MO_IO0 /SPIS1_SI	ADC_IN7
-	-	-	24	PC4	I/O	PC4	TRACECK	ADC_IN14
-	-	-	25	PC5	I/O	PC5	SPIM2_NSS2/TRACED0	ADC_IN15
14	15	18	26	PB0	I/O	PB0	TIM1_CH2N/TIM3_CH3/I^2S_MCLK/QSPI_IO2	ADC_IN8
15	16	19	27	PB1	I/O	PB1	TIM1_CH3N/TIM3_CH4/QSPI_IO3	ADC_IN9
-	17	20	28	PB2	I/O	PB2/BOOT1		
-	-	21	29	PB10	I/O	PB10	TIM2_CH3/TIM4_CH1/I^2C2_SCL /QSPI_NSS2/UART3_TX	
-	-	22	30	PB11	I/O	PB11	TIM2_CH4/I^2C2_SDA/SPIM2_NSS1 /UART3_RX	
16	18	23	31	VSS_1	S	VSS_1		

17	19	24	32	VDD_1	S	VDD_1		
-	-	25	33	PB12	I/O	PB12	TIM1_BKIN/I2S_WS/LED4/SPIM2_NSS0 /SPIS2_NSS/UART3_CK	
-	-	26	34	PB13	I/O	PB13	TIM1_CH1N/I^{2}S_SCLK/LED5/SPIM2_SCK /SPIS2_SCK/UART3_CTS	
-	-	27	35	PB14	I/O	PB14	TIM1_CH2N/LED6/SPIM2_MI/SPIS2_SO /UART3_RTS	
-	-	28	36	PB15	I/O	PB15	TIM1_CH3N/LED7/SPIM2_MO/SPIS2_SI /I2S_SD0	
-	-	-	37	PC6	I/O	PC6	TIM3_CH1/I^{2}S_MCLK/LED0	
-	-	-	38	PC7	I/O	PC7	TIM3_CH2/I^{2}S_MCLK/LED1	
-	-	-	39	PC8	I/O	PC8	TIM3_CH3/LED2	
-	-	-	40	PC9	I/O	PC9	TIM3_CH4/LED3/TRACED1	
18	20	29	41	PA8	I/O	PA8	TIM1_CH1/LED0/UART1_CK/MCO	CMPA_P0
19	21	30	42	PA9	I/O	PA9	TIM1_CH2/LED1/UART1_TX	CMPA_N0
20	22	31	43	PA10	I/O	PA10	TIM1_CH3/LED2/UART1_RX	
21	23	32	44	PA11	I/O	ISOCLK	TIM1_CH4/LED3/UART1_CTS	USBDM
22	24	33	45	PA12	I/O	ISODIO	TIM1_ETR/UART1_RTS	USBDP
23	25	34	46	PA13	I/O	SWDIO	QSPI_NSS1	CMPA_P3
-	26	35	47	VSS_2	S	VSS_2		
-	27	36	48	VDD_2	S	VDD_2		
24	28	37	49	PA14	I/O	SWDCLK	QSPI_NSS2	CMPA_N3
25	29	38	50	PA15	I/O	PA15	TIM2_CH1_ETR/I^{2}S_WS/I^{2}C1_SMBAI /QSPI_NSS0/SPIS1_NSS	CMPB_P3
-	-	-	51	PC10	I/O	PC10	LED4/UART3_TX/TRACED2	CMPB_P1
-	-	-	52	PC11	I/O	PC11	LED5/UART3_RX/TRACED3	CMPB_P2
-	-	-	53	PC12	I/O	PC12	TIM4_ETR/LED6/UART3_CK	CMPB_N0
-	-	-	54	PD2	I/O	PD2	TIM3_ETR/LED7	CMPB_P0
26	30	39	55	PB3	I/O	PB3	SWO/TIM2_CH2/I^{2}S_SCLK/QSPI_SCK /SPIS1_SCK	CMPB_N3
27	31	40	56	PB4	I/O	PB4	TIM3_CH1/QSPI_MI_IO1/SPIS1_SO	CMPA_P1
28	32	41	57	PB5	I/O	PB5	TIM3_CH2/I^{2}S_SD1/I^{2}C1_SMBAI /QSPI_MO_IO0/SPIS1_SI	CMPA_P2
29	33	42	58	PB6	I/O	PB6	TIM4_CH1/I^{2}C1_SCL/QSPI_NSS1/UART1_TX	CMPA_N1
30	34	43	59	PB7	I/O	PB7	TIM4_CH2/I^{2}C1_SDA/SPIM2_NSS1/UART1_RX	CMPA_N2
31	5	44	60	BOOT0	I	BOOT0		
-	-	45	61	PB8	I/O	PB8	TIM4_CH3/I^{2}C1_SCL/SPIM2_NSS2 /UART1_CTS	CMPB_N1
-	-	46	62	PB9	I/O	PB9	TIM4_CH4/I^{2}C1_SDA/UART1_RTS	CMPB_N2
32	36	47	63	VSS_3	S	VSS_3		
1	1	48	64	VDD_3	S	VDD_3		

RJM32F103xx 增强型系列 GPIO 功能选择：

表 3.2 引脚功能选择

AFR[3:0]		0	1	2	3	4	5	6	7
PORT A	PA0	WKUP	TIM2_CH1_ETR						UART2_CTS
	PA1		TIM2_CH2						UART2_RTS
	PA2		TIM2_CH3						UART2_TX
	PA3		TIM2_CH4						UART2_RX
	PA4						QSPI_NSS0	SPIS1_NSS	UART2_CK
	PA5						QSPI_SCK	SPIS1_SCK	
	PA6		TIM1_BKIN	TIM3_CH1			QSPI_MI_IO1	SPIS1_SO	
	PA7		TIM1_CH1N	TIM3_CH2			QSPI_MO_IO0	SPIS1_SI	
	PA8	MCO	TIM1_CH1			LED0			UART1_CK
	PA9		TIM1_CH2			LED1			UART1_TX
	PA10		TIM1_CH3			LED2			UART1_RX
	PA11		TIM1_CH4			LED3			UART1_CTS
	PA12		TIM1_ETR						UART1_RTS
	PA13	SWD_DIO					QSPI_NSS1		
	PA14	SWD_CLK					QSPI_NSS2		
	PA15		TIM2_CH1_ETR		I^2S_WS	I^2C1_SMBAI	QSPI_NSS0	SPIS1_NSS	
PORT B	PB0		TIM1_CH2N	TIM3_CH3	I^2S_MCLK		QSPI_IO2		
	PB1		TIM1_CH3N	TIM3_CH4			QSPI_IO3		
	PB2	BOOT1							
	PB3	SWO	TIM2_CH2		I^2S_SCLK		QSPI_SCK	SPIS1_SCK	
	PB4			TIM3_CH1			QSPI_MI_IO1	SPIS1_SO	
	PB5			TIM3_CH2	I^2S_SD1	I^2C1_SMBAI	QSPI_MO_IO0	SPIS1_SI	
	PB6			TIM4_CH1		I^2C1_SCL	QSPI_NSS1		UART1_TX
	PB7			TIM4_CH2		I^2C1_SDA	SPIM2_NSS1		UART1_RX
	PB8			TIM4_CH3		I^2C1_SCL	SPIM2_NSS2		UART1_CTS
	PB9			TIM4_CH4		I^2C1_SDA			UART1_RTS
	PB10		TIM2_CH3	TIM4_CH1		I^2C2_SCL	QSPI_NSS2		UART3_TX
	PB11		TIM2_CH4			I^2C2_SDA	SPIM2_NSS1		UART3_RX
	PB12		TIM1_BKIN		I^2S_WS	LED4	SPIM2_NSS0	SPIS2_NSS	UART3_CK
	PB13		TIM1_CH1N		I^2S_SCLK	LED5	SPIM2_SCK	SPIS2_SCK	UART3_CTS
	PB14		TIM1_CH2N			LED6	SPIM2_MI	SPIS2_SO	UART3_RTS
	PB15		TIM1_CH3N		I^2S_SD0	LED7	SPIM2_MO	SPIS2_SI	
PORT C	PC0				I^2S_WS		SPIM2_NSS0	SPIS2_NSS	
	PC1				I^2S_SCLK		SPIM2_SCK	SPIS2_SCK	
	PC2				I^2S_SD0		SPIM2_MI	SPIS2_SO	
	PC3				I^2S_SD1		SPIM2_MO	SPIS2_SI	
	PC4	TRACECK							
	PC5	TRACED0					SPIM2_NSS2		
	PC6			TIM3_CH1	I^2S_MCLK	LED0			
	PC7			TIM3_CH2	I^2S_MCLK	LED1			

	PC8			TIM3_CH3		LED2			
	PC9	TRACED1		TIM3_CH4		LED3			
	PC10	TRACED2				LED4			UART3_TX
	PC11	TRACED3				LED5			UART3_RX
	PC12			TIM4_ETR		LED6			UART3_CK
	PC13	TAMPER_RTC							
	PC14	OSC32_IN							
	PC15	OSC32_OUT							
PORTD	PD0	OSC_IN							
	PD1	OSC_OUT							
	PD2			TIM3_ETR		LED7			

4. 模块框图

RJM32F103xx 增强型系列模块框图：

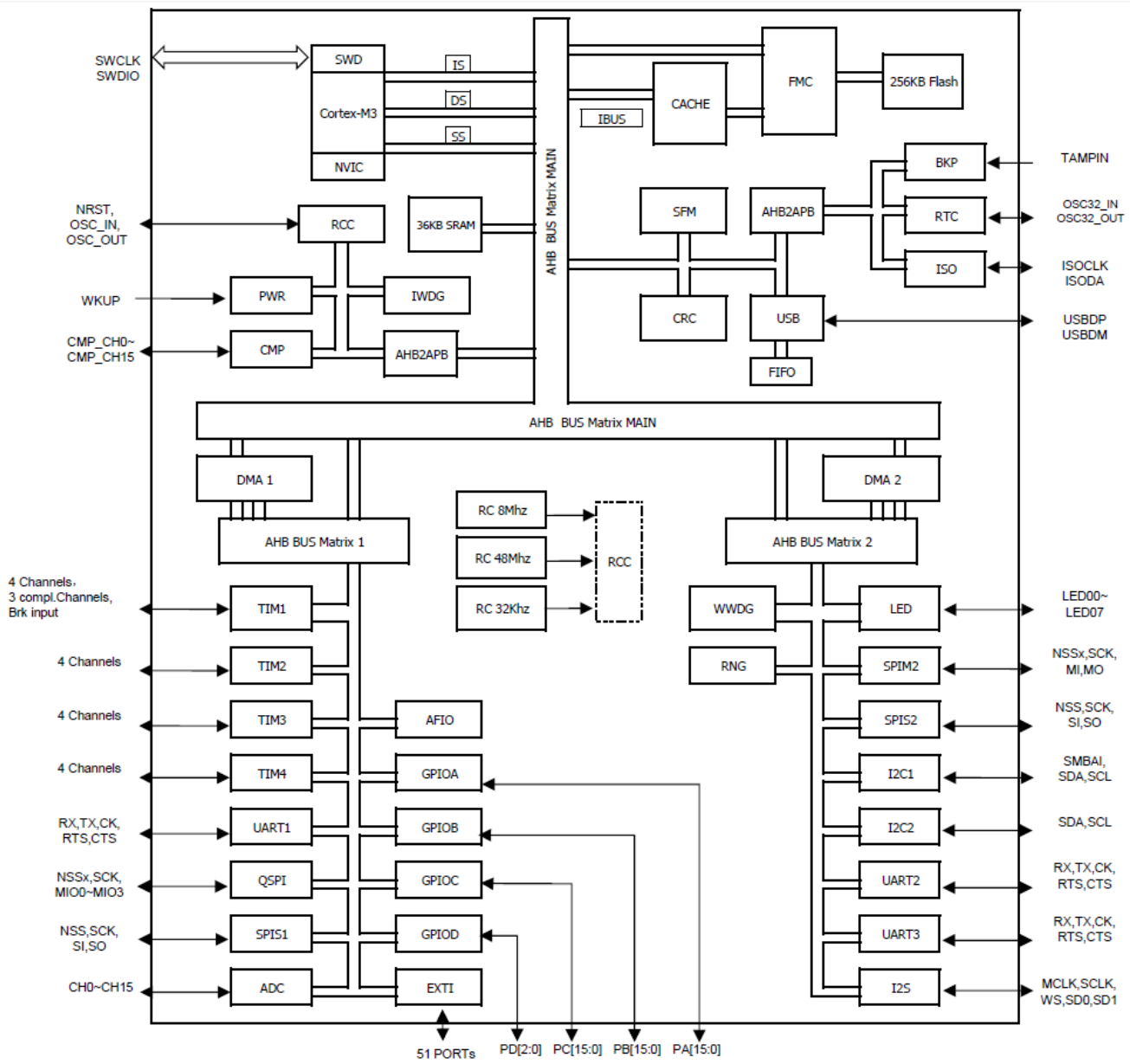


图 4.1 RJM32F103xx 模块框图

5. 系统描述

5.1 芯片概述

RJM32F103xx 芯片的特性以及外设如下表所示：

表 5.1 RJM32F103xx 芯片的特性以及外设数量

Peripheral		RJM32F103K	RJM32F103C		RJM32F103R		
Flash(KB)		64	64				
SRAM(KB)		20	20				
Timers	General-purpose	3	3	3	3	3	3
	Advanced-Control	1	1	1	1	1	1
Communication	QSPI(Master)	1	1	1	1	1	1
	SPIM	0	1	1	1	1	1
	SPIS	1	2	2	2	2	2
	I^2C	1	2	2	2	2	2
	UART	2	3	3	3	3	3
	USB	1	1	1	1	1	1
	I^2S	0	0	1	0	0	1
GPIOs		25	37	37	51	51	51
ADC	12bit ADC	1	1	1	1	1	1
	ADC channels	10	10	10	16	16	16
comparetors	Number	2	2	2	2	2	2
	CMP channel	10	12	12	16	16	16
CPU frequency		72MHz					
Operating voltage		2.0 ~ 3.6V					
Operating temperatures		Industrial temperature：-40℃~+85℃ Junction temperature：-40℃~+125℃					
Packages		QFN32	LQFP48		LQFP64		

5.2 ARM Cortex™-M3 内核

Cortex™-M3 是一个带有三级流水线的 32 位 RISC 处理器核心。它是一个低功耗且高性能的平台，包含了 AMBA-Lite 接口以及一个紧密耦合的内嵌中断向量控制器(NVIC)。其具有可选的硬件调试功能，可执行 Thumb-2 指令，并兼容其他的 Cortex-M 系列。RJM32F103xx 增强型系列集成了 ARM Cortex™-M3 处理器内核，因此能兼容所有的 ARM 工具和软件。

5.3 内存映射

程序存储区，数据存储区，系统存储区以及 AHB/APB 外设的地址统一编址在同一个连续的 4GB 地址空间内。可寻址的内存空间被划分为 8 个主块，每个块为 512MB

AHB 外设地址空间为 64KB，最多可支持 64 个外设。APB 外设地址空间为 64KB，每个外设最多可使用 1KB 的地址空间。APB 外设只支持字访问，不支持字节访问和半字访问。

系统内存地址空间为 4KB，为 ISP 程序预留。

RJM32F103xx 内存映射的组织结构如下：

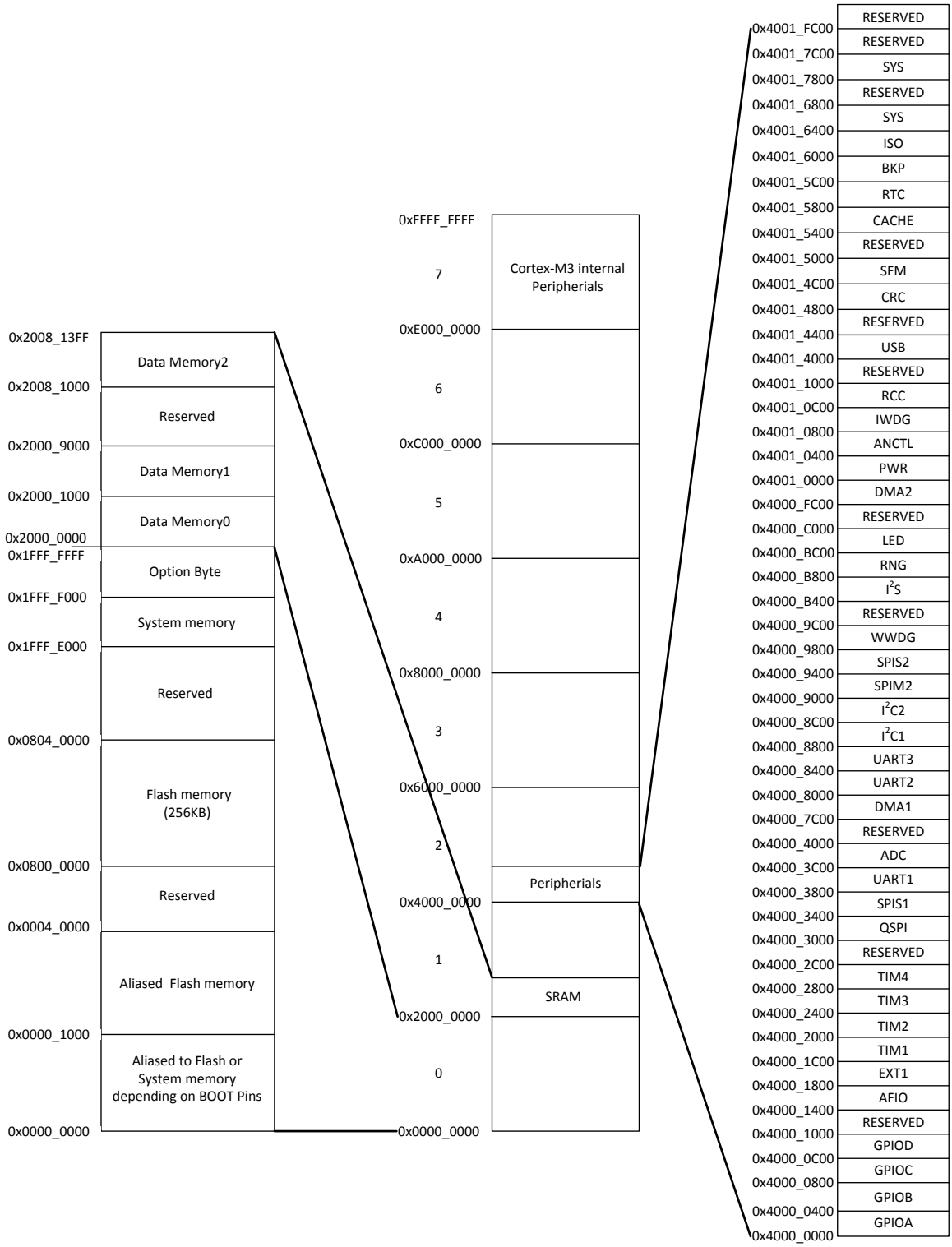


图 5.1 RJM32F103xx 存储器地址映射

5.4 系统复位

系统复位触发源如下所示：

- 上电复位(POR)

- 硬件引脚复位(NRST)
- 看门狗复位(IWDG 和 WWDG)
- 处理器软件复位
- 退出待机模式

以上任意一个触发源都可以触发系统复位。当工作电压正常时，MHSI 将被打开并保存有效状态。当 NRST 引脚确定为高时，振荡器开始运行，闪存控制器将完成芯片器件初始化。

5.5 系统复位

Cortex™-M3 与内嵌中断向量控制器(NVIC)紧密耦合。这个硬件模块提供了灵活的中断管理特性，其中断延时最小。

主要特性包含：

- 低延迟中断处理
- 处理系统异常/故障以及外设中断/事件
- 支持 43 个可屏蔽的中断通道（不包括 Cortex™-M3 的 16 个中断线）
- 4 个可编程的中断优先级
- 生成软件中断
- 可配置的不可屏蔽的中断(NMI)

5.6 外部中断

外部中断/事件控制器由 19 条边沿监测线组成，用于生成中断/事件请求。每条线可以独立配置以选择触发事件 (上升沿，下降沿，两者)，并且可以独立屏蔽。一个挂起的寄存器来维护中断请求的状态。

5.7 时钟和启动

系统时钟选择在启动时执行，且内部 RC8MHz 振荡器被默认为 CPU 时钟。可以任意选择外部 4~16MHz 时钟、内部 RC 48MHz 振荡器或从 PLL 输出的时钟间的一个时钟作为系统时钟。当使用外部 4~16MHz 时钟时，将监视该时钟的故障。如果检测到故障，系统会自动切换回内部 RC8MHz 振荡器。如果启用中断功能，故障时将产生一个软件中断。

AHB、APB1 和 APB2 域的时钟频率允许通过一些预分频器进行配置。AHB、APB1 和 APB2 域的最大频率为 72MHz，这些总线的频率可以独立配置。

5.8 启动模式

在启动时，boot 引脚用于选择三个启动项中之一：

- 从用户 Flash 启动
- 从系统内存中启动
- 从嵌入式 SRAM 中启动

5.9 供电方案

- VDD = 2.0~3.6V：通过 VDD 引脚为 I/O 和内部调节器进行供电
- VDDA = 2.4~3.6V：外部电源为 ADC 供电，且使用 ADC 时，最小电压为 2.4V
- V_{BAT} =1.8~3.6V：当 VDD 电压不存在时，为 RTC、外部 32KHz 振荡器和备份寄存器（通过电源切换）进行供电

注意： VDDA 必须和 VDD 的电压一样，建议使用同一个电源为 VDD 和 VDDA 供电

5.10 DMA 控制器

两路通用的 DMA 控制器，每个有 3 个通道和最多 16 个硬件 DMA 请求(16 个 DMAC0 请求和 12 个 DMAC1 请求)能够管理内存到内存、 外设到内存和内存到外设的传输。这两个 DMA 控制器具有内部管理器来管理 DMA 请求的优先级。

每个通道可以配置为硬件 DMA 请求，同时也支持每个通道上的软件触发。通过软件进行配置，源地址和目的地址的传输长度是独立配置的。

DMA 可与主要外设一起使用：SPI、I^2C、I^2S、UART、TIMx 和 ADC。

5.11 RTC (实时时钟)和备份寄存器

RTC 和备份寄存器通过一个开关供电，在 VDD 有效时该开关选择 VDD 供电，否则由 V_{BAT} 引脚供电。备份寄存器（42 个 16 位寄存器）用于在关闭 VDD 时，保存 84 个字节用户应用数据。RTC 和后备寄存器不会被系统或电源复位，当从待机模式唤醒时，也不会被复位。

5.12 独立看门狗

这个独立看门狗是基于 1 个 12 位向下计数器和 8 位预分频器。其时钟来源于独立的内部 32KHz RC 振荡器，工作时独立于主时钟域外，在停机和待机模式下都可以正常运行。它可以作为看门狗定时器以便在问题发生时去复位芯片，也可以用作应用程序超时管理的空闲运行定

时器。可以通过选项字节对其进行硬件或软件配置，在调试模式下该计数器被冻结。

5.13 窗口看门狗

窗口看门狗是基于一个 7 位向下计数器，可以设置为自由运行。其作为一个看门狗定时器当产生问题的时候去复位芯片。窗口看门狗的时钟来源于主时钟，具有早期预警中断功能。在调试模式下该模块被冻结。

5.14 系统时基定时器

该定时器是专用于实时操作系统，也可当成标准的递减计数器。它具有下述特性：

- 24 位的递减计数器
- 自动重加载功能
- 当计数器为 0 时能产生一个可屏蔽的系统中断
- 时钟源固定为 CPU 频率的 8 分频

5.15 通用定时器

在 RJM32F103xx 增强型系列中，内置多达 3 个可同步的标准定时器(TIM2、TIM3 和 TIM4)。每个定时器都有 1 个 20 位的自动重载上/下计数器，1 个 16 位预分频器和 4 个独立的通道。每个通道都可用于输入捕获/输出比较，PWM 和单脉冲模式输出。在最大封装配置中可以提供多达 16 个输入捕获、输出比较或 PWM 通道。

它们还能通过定时器链接功能和高级控制定时器共同工作，提高同步或事件链接功能。在调试模式下，计数器可以被冻结。任一标准定时器都能用于产生 PWM 输出。每个定时器都有独立的 DMA 请求机制。

这些定时器还能够处理增量编码器的信号，也能处理 1 至 3 个霍尔传感器的数字输出。

5.16 高级控制定时器

高级控制定时器(TIM1)可以被看成是复合的 6 个通道的三相 PWM 发生器，它具有带死区插入的互补 PWM 输出，还可以被当成通用定时器。4 个独立通道可以用于：

- 输入捕获
- 输出比较
- 产生 PWM(边缘或中心对齐模式)
- 单脉冲输出

配置为 20 位标准定时器时，它与 TIMx 定时器具有相同的功能。配置为 20 位 PWM 发生器时，它具有全调制功能(0~100%)。在调试模式下，计数器可以被冻结，同时 PWM 输出被禁止，从而切断由这些输出所控制的开关。

很多功能都与标准的 TIM 定时器相同，内部结构也相同。因此高级控制定时器可以通过定时器链接功能与 TIM 定时器协同操作，提供同步或事件链接功能

5.17 I^2C 总线

多达 2 个 I^2C 总线接口，能够工作于多主模式或从模式，支持标准模式(<=100Kb/s)、快速模式(<=400Kb/s)和高速模式(<=3.4Mb/s)。

I^2C 支持 7/10 寻址模式，7 位从模式时支持双地址寻址。内置硬件 CRC 发生器/校验器。

它们可以使用 DMA 操作并支持 SMBus 2.0 版/PMBus 总线。

5.18 I^2S 总线

1 个标准的 I^2S 接口，可以工作于主机模式。该接口可以配置为 16/32 位传输，也可以配置为输入或输出通道。它的主机时钟可以以 256 倍采样频率输出给外部 ADC/CODEC(解码器)。

5.19 通用异步收发器(UART)

多达 3 个通用异步收发器(UART1、UART2 和 UART3)，这三个接口提供了异步通讯，支持 IrDA SIR。UART1、UART2 和 UART3 接口通信速率可达 6.0Mbit/s。同时具有硬件的 CTS 和 RTS 信号管理。

所有接口都可以使用 DMA 操作。

5.20 串行外设接口(SPI)

多达 1 个 SPI 接口，在从模式下，全双工和半双工的通信速率可达 18Mbit/s。1 个 SPI 和 1 个 QSPI 在主机模式下，全双工和半双工的通信速率可达 24Mbit/S。每帧数据可以配置为 4 位、8 位、16 位或 32 位。

所有 SPI 和 QSPI 都可以使用 DMA 操作。

5.21 USB

内嵌一个兼容全速 12Mbit/s 标准的 USB 外设。支持端点软件可配，具有挂起和恢复功能。USB 专用的 48MHz 时钟由内部主 PLL 直接产生(时钟源必须使用 HSE 晶体振荡器)

5.22 通用输入输出接口(GPIO)

每个 GPIO 引脚都可以由软件配置成输出(推挽或开漏)、输入(带或不带上拉或下拉)或复用的外设功能端口。多数 GPIO 引脚都与数字或模拟的复用外设共用。除了具有模拟输入功能的端口，所有的 GPIO 引脚都有大电流通过能力。

在需要的情况下，I/O 引脚的外设功能可以通过一个特定的操作锁定，以避免意外的写入 I/O 寄存器。

5.23 模数转换(ADC)

RJM32F103xx 增强型产品内嵌了 1 个 12 位模拟到数字的转换器，多达 16 个外部通道，可以实现单次或扫描转换。在扫描模式下，对选定的一组模拟输入上自动进行自动转换。

ADC 接口可以使用 DMA 操作。

模拟看门狗功能允许非常精准的监测一路，多路或所有选中通道，当被监测的信号超出预置的阈值时，将产生中断。

由通用定时器(TIMx)和高级控制定时器(TIM1)产生的事件，可以分别内部级联到 ADC 的开始触发和注入触发，以实现同步 AD 转换和定时器的应用。

VDDA 为 ADC 模块供电，范围为 2.4V ~ 3.6V，ADC 转换输入电压范围从 0V 到 VDDA。

温度传感器内部级联到 ADC1_IN16 输入通道，用于将传感器输出电压转换为数字值。

5.24 比较器

多达 2 个电压比较器，每个比较器有 4 个正相输入和 4 个反相输入通道。

5.25 随机数发生器

1 个随机数生成器，用于产生 8/16/32 位随机数

5.26 LED 驱动

1 个 LED 驱动程序，最多支持 56 个 LED 或 8 个七段 LED。

5.27 循环冗余校验(CRC)计算单元

1 个 CRC 计算单元用于生成循环冗余校验码，支持 8/16/32 位数据生成，生成多项式是固

定的。

5.28 嵌入式 SRAM 和闪存

高达 256k 字节的嵌入式 Flash 可用于存储程序和数据。

高达 28k 字节的嵌入式 SRAM 访问 (读/写) 支持 CPU 时钟速度访问 0 等待状态。

5.29 供电监测

本产品内部集成了上电复位(POR)/掉电复位(PDR)电路，该电路始终处于工作状态，保证系统在供电超过 2.0V 时工作；当 VDD 低于设定阈值($V_{POR/PDR}$)时，芯片处于复位状态，而不需要使用外部复位电路。

芯片集成了嵌入式可编程电压监测器(PVD)，可监测 VDD/VDDA 供电并与设置阈值 V_{PVD} 比较。当 VDD 低于或高于阈值 V_{PVD} 时产生中断，中断处理程序可以发出警告信息或将微控制器转入安全模式。PVD 功能需要通过程序开启。

5.30 低功耗模式

RJM32F103xx 支持三种低功耗模式，可以在要求低功耗、短时间和多种唤醒事件之间达到最佳的平衡。

- 睡眠模式

在睡眠模式下，只有 CPU 停止，所有外设处于工作状态并可在发送中断/事件时唤醒 CPU

- 停机模式

在保持 SRAM 和寄存器内容不丢失的情况下，停机模式可以达到最低的电能消耗。在停机模式下，停止所有内部 1.2V 部分的供电，PLL、MHSI RC、FHSI RC 和 HSE 晶体振荡器被关闭，调压器可以被置于普通模式或低功耗模式。

可以通过任一配置成 EXTI 的信号把微控制器从停机模式中唤醒，EXTI 信号可以是 16 个外部 I/O 口之一、PVD 的输出、RTC 闹钟或 USB 的唤醒信号。

- 待机模式

在待机模式下可以达到最低的电能消耗。内部的电压调压器被关闭，因此所有内部 1.2V 部分的供电被切断；PLL、MHSI、FHSI 和 HSE 晶体振荡器也被关闭；进入待机模式后，SRAM 和寄存器的内容将消失，但后备寄存器的内容仍然保留，待机电路仍工作。

从待机模式退出的条件是：NRST 上的外部复位信号、IWDG 复位、WKUP 引脚上的一个上升边沿或 RTC 的闹钟到时。

注意：进入停机或待机模式时，RTC、IWDG 和对应的时钟不会被停止。

5.30 SWD 调试端口

内嵌的 ARM SWJ-DP 接口是一个串行线调试接口，可以将串行线调试连接到对应的目标上。

6. 电气特性

6.1 绝对最大额定值

超过相关电气特性的绝对最大额定值可能导致芯片永久性损坏，如下列表中所示：表 6.1 电压特性，表 6.2 电流特性和表 6.3 热特性。这些仅是应力额定值，不表明芯片可以在这些条件下正常功能操作。较长时间处于最大额定值条件下可能会影响芯片的可靠性。

6.1.1 电压特性

表 6.1 电压特性

符号	描述	最小	最大	单位
VDD – VSS	外部主供电电压（包含 VDDA 和 VDD）	-0.5	3.6	V
Vin	引脚输入电压	VSS – 0.3	VDD + 0.5	
| ΔVDDx |	不同供电引脚间的电压差		50	mV
| VSSx – VSS |	不同接地引脚直接的电压差		50	

6.1.2 电流特性

表 6.1.2 电流特性

符号	描述	最大	单位
I_{VDD}	经过 VDD/VDDA 电源线的总电流（供应电流）	60	mA
I_{VSS}	经过 VSS 地线的总电流（流出电流）	60	
I_{IO}	任意 I/O 和控制引脚上的输出灌电流	16	
	任意 I/O 和控制引脚上的输出电流	-16	
$I_{INJ(PIN)}$	任意引脚上的注入电流	±5	
$\sum I_{INJ(PIN)}$	总注入电流	±25	

注 1：所有的电源(VDD，VDDA)和地(VSS，VSSA)引脚必须始终连接到外部允许范围内的供电系统上。

注 2：反向注入电流会干扰器件的模拟性能

注 3：$I_{INJ(PIN)}$绝对不可以超过它的极限，当 V_{IN}>VDD 时，有一个正向注入电流；当 V_{IN}<VSS 时，有一个反向注入电流。

注 4：当几个 I/O 口同时有注入电流时，$\Sigma I_{INJ(PIN)}$的最大值为正向注入电流与反向注入电流的瞬时绝对值之和。

6.1.3 热特性

表 6.3 热特性

符号	描述	参数	单位
T_{STG}	存储温度范围	-45 ~ +150	℃
T_J	最大结温度	100	

6.2 工作条件

6.2.1 通用工作条件

表 6.4 通用工作条件

符号	参数	最小	最大	单位
f_{HCLK}	内部 AHB 时钟频率	-	72	MHz
f_{PCLK1}	内部 APB1 时钟频率	-	72	
f_{PCLK2}	内部 APB2 时钟频率	-	72	
VDD	标准工作电压	2	3.6	V
VDDA	模拟部分工作电压（未使用 ADC）	2	3.6	
V_{BAT}	备份部分工作电压	1.8	3.6	
T	环境温度	-40	85	℃

注 1：建议使用相同的电源为 VDD 和 VDDA 供电，在上电和正常操作期间，VDD 和 VDDA 之间最多允许有 300mV 的差别。

注 2：当使用 ADC 时，VDDA 的工作电压需要达到 2.4V~3.6V

6.2.2 内嵌复位和电源控制模块特性

表 6.5 上电复位特性

符号	参数	条件	最小	典型	最大	单位
T_{delay}	RSTN 建立时间	-	-	40	-	us
$VP_{OR/PDR}$	上电复位阈值	上升沿	-	1.92	-	V
		下降沿	-	1.88	-	V

表 6.6 PVD 特性

符号	参数	条件	最小	典型	最大	单位
V_{PVD}	可编程电压监测选择上升沿	PLS[2:0] = 000	-	2.25	-	V

		PLS[2:0] = 001	-	2.35	-	
		PLS[2:0] = 010	-	2.45	-	
		PLS[2:0] = 011	-	2.55	-	
		PLS[2:0] = 100	-	2.65	-	
		PLS[2:0] = 101	-	2.75	-	
		PLS[2:0] = 110	-	2.85	-	
		PLS[2:0] = 111	-	2.95	-	
	可编程电压监测选择下降沿	PLS[2:0] = 000	-	2.14	-	
		PLS[2:0] = 001	-	2.24	-	
		PLS[2:0] = 010	-	2.34	-	
		PLS[2:0] = 011	-	2.44	-	
		PLS[2:0] = 100	-	2.54	-	
		PLS[2:0] = 101	-	2.64	-	
		PLS[2:0] = 110	-	2.74	-	
		PLS[2:0] = 111	-	2.84	-	

6.2.3 供电电流特性

表 6.7 供电电流特性

模式	条件	VDD @ 25℃			单位
		2.0V	2.5V	3.6V	
运行模式	HCLK=72MHz，从 flash 执行，APB 时钟开启	12.43	12.92	12.3	mA
	HCLK=72MHz，从 flash 执行，APB 时钟关闭	8.0	8.22	7.73	mA
	HCLK=48MHz，从 flash 执行，APB 时钟开启	9.83	9.55	10.04	mA
	HCLK=48MHz，从 flash 执行，APB 时钟关闭	6.96	6.41	6.89	mA
	HCLK=8MHz(HSE)，从 flash 执行，APB 时钟开启	3.35	2.78	3.41	mA
	HCLK=8MHz(HSE)，从 flash 执行，APB 时钟关闭	2.84	2.37	2.87	mA
	HCLK=8MHz(MHSI)，从 flash 执行，APB 时钟开启	3.11	2.54	2.79	mA
	HCLK=8MHz(MHSI)，从 flash 执行，APB 时钟关闭	2.54	1.91	2.28	mA
睡眠模式	HCLK=72MHz,APB 时钟关闭	3.23	2.79	3.04	mA
	HCLK=8MHz(MHSI),APB 时钟关闭	1.68	0.93	1.12	mA
停机模式	LDO 正常模式，HSE/HIS/LSE 关闭	240	264	296	uA
	LDO 低功耗模式，HSE/HIS/LSE 关闭	15.98	17.34	20.8	uA

待机模式	LSI 和 IWDG 运行	4.29	4.52	5.14	uA
V_{BAT} 模式	RTC 和 LSE 运行	0.78	1.05	1.25	uA

注 1：缓存是使能的

注 2：当 VDD 低于 2.5V 时，内部电压泵被打开

注 3：在 12bit 模式 ADC 开启的时候，模拟部分增加额外的 0.8mA 功耗

6.2.4 外部时钟特性

表 6.8 高速外部时钟特性

符号	参数	条件	最小	典型	最大	单位
f_{HSEext}	用户外部时钟源频率	-	-	8	16	MHz
V_{HSEH}	OSC_IN 引脚高电平电压		0.7VDD	-	VDD	V
V_{HSEL}	OSC_IN 引脚低电平电压		vss	-	0.3VDD	
$T_{W(HSE)}$	OSC_IN 高或低电平时间		16	-	-	ns
$T_{r(HSE)}$	OSC_IN 上升或下降时间		-	-	5	
$T_{f(HSE)}$						
$C_{in(HSE)}$	OSC_IN 输入电容	-	-	5	-	pF
$DuCy_{(HSE)}$	占空比	-	45	-	55	%

注 1：基于综合评估得出，不在生产中测试。

表 6.9：外部低速 时钟特性

符号	参数	条件	最小	典型	最大	单位
f_{LSEext}	用户外部时钟源频率	-	-	32.768	-	KHz
V_{LSEH}	OSC_IN 引脚高电平电压		0.7VDD	-	VDD	V
V_{LSEL}	OSC_IN 引脚低电平电压		vss	-	0.3VDD	
$T_{W(LSE)}$	OSC_IN 高或低电平时间		450	-	-	ns
$T_{r(LSE)}$	OSC_IN 上升或下降时间		-	-	50	
$T_{f(LSE)}$						
$C_{in(LSE)}$	OSC_IN 输入电容	-	-	5	-	pF
DuCy(LSE)	占空比	-	30	-	70	%
TSU (LSE)	启动时间	VDD 稳定	-	2	-	s

注 1：基于综合评估得出，不在生产中测试。

6.2.5 内部时钟特性

表 6.10 高速内部 RC 振荡器（MHSI）

符号	参数	条件	最小	典型	最大	单位
f_{MHSH}	频率	-	-	8	-	MHz
$uCy_{(MHSI)}$	占空比	-	45	-	55	%
$ACC_{(MHSI)}$	MHSI 时钟精度	T_A=-40 至 85°C	TBD	-	TBD	%
		T_A=0 至 85°C	TBD	-	TBD	%
		T_A=25°C	TBD	-	TBD	%
$T_{SU(MHSI)}$	MHSI 时钟启动时间	VSS ≤ V_{in} ≤ VDD	1	-	2	us
$I_{DD(MHSI)}$	MHSI 时钟功耗	-	-	25	-	uA

表 6.11 高速内部 RC 振荡器（FHSI）

符号	参数	条件	最小	典型	最大	单位
F_{FHSH}	频率	-	-	48	-	MHz
$DuCy_{(FHSI)}$	占空比	-	45	-	55	%
$ACC_{(FHSI)}$	FHSI 时钟精度	TA=-40 至 85°C	TBD	-	TBD	%
		TA=0 至 85°C	TBD	-	TBD	%
		TA=25°C	TBD	-	TBD	%
$T_{SU\ (FHSI)}$	FHSI 时钟启动时间	VSS ≤ Vin ≤ VDD	200	-	500	ns
$I_{DD\ (FHSI)}$	FHSI 时钟功耗	-	-	55	-	uA

表 6.12 低速内部 RC 振荡器（LSI）

符号	参数	条件	最小	典型	最大	单位
f_{LSI}	频率	-	20	-	40	KHz
$T_{SU\ (LSI)}$	LSI 时钟启动时间	-	-	-	85	us
$I_{DD\ (LSI)}$	LSI 时钟功耗	-	-	250	-	nA

6.2.6 锁相环(PLL)特性

表 6.13 PLL 特性

符号	参数	条件	最小	典型	最大	单位
f_{PLLIN}	PLL 输入时钟	-	1	8	16	MHz
	PLL 输入时钟占空比	-	40	-	60	%
f_{PLLOUT}	PLL 输出时钟	-	-	72	-	MHz

T_{LOCK}	PLL 锁定时间	-	-	-	200	us
Jitter	周期抖动	-	-	-	300	ps

注 1：基于综合评估得出，不在生产中测试。

6.2.7 内存特性

表 6.14 内存特性

符号	参数	最小	典型	最大	单位
T_{PROG}	页编程时间	-	2.1	-	ms
T_{ERASE}	页擦除时间	-	6.4	-	ms
	整片擦除时间	-	25.6	-	ms
I_{DDPROG}	页编程电流	-	-	2	mA
$I_{DD\ ERASE}$	页擦除电流	-	-	1.5	mA
$I_{DD\ READ}$	读模式电流@48MHz	-	-	4.7	mA
	读模式电流@24MHz	-	-	2.5	mA
N_{END}	擦写次数	100	-	-	kcycles
t_{RET}	数据保存期限	10	-	-	year

6.2.8 最大绝对值（电气敏感性）

基于三个不同的测试(ESD，LU)，使用特定的测量方法，对芯片进行强度测试以决定它的电气敏感性方面的性能。

静电放电（ESD）

静电放电(一个正的脉冲然后间隔一秒钟后一个负的脉冲)施加到所有样品的所有引脚上，样品的大小与芯片上供电引脚数目相关(3 片* (n+1)供电引脚)。这个测试符合 JESD22-A114/C101 标准。

静态栓锁

为了评估栓锁性能，需要在 6 个样品上进行 2 个互补的静态栓锁测试：

- 为每个电源引脚，提供超过极限的供电电压。
- 在每个输入、输出和可配置的 I/O 引脚上注入电流。

这个测试符合 EIA/JESD 78A 集成电路栓锁标准。

表 6.15 ESD 最大绝对值

符号	参数	条件	最大	单位

$V_{ESD\ (HBM)}$	静电放电电压（人体模型）	T_A=+25℃，兼容 JEDEC JS-001-2017	4000	V
$V_{ESD\ (CDM)}$	静电放电电压（充电设备模型）	T_A=+25℃， 兼容 JEDEC JS-002-2018	500	V
I_{LU}	静态闩锁类	T_A=+25℃，兼容 JEDEC 2016	200	mA

6.2.9 EFT 特性

表 6.16 EFT 特性

符号	标准	电压	等级
EFT to IO	(IEC61000-4-4)	2KV	Class 4
EFT to Power	(IEC61000-4-4)	4KV	Class 4

软件建议

软件流程必须包含防止 CPU 跑飞的控制，例如：

- 被破坏的程序计数器
- 意外的复位
- 关键数据被破坏

提高 IO 驱动能力以增强 EFT 能力。

6.2.10 IO 特性

表 5.17 IO 静态特性

符号	参数	条件	最小	典型	最大	单位
V_{IH}	输入高电平电压	-	0.65VDD	-	vdd+0.5	V
V_{IL}	输入低电平电压	-	-0.5	-	0.3VDD	V
V_{hys}	施密特触发器电压迟滞	-	5%VDD	-	-	V
I_{lkg}	输入漏电流	VSS ≤ Vin ≤ VDD	-	-	± 1	uA
R_{pu}	弱上拉等效电阻	Vin=VSS	30	40	50	kΩ
R_{pd}	弱下拉等效电阻	Vin=VDD	30	40	50	kΩ
C_{IO}	I/O 引脚电容	-	-	5	-	pF

表 5.18 输入输出交流特性

速率	符号	参数	条件	典型	最大	单位
x0	$f_{max(IO)out}$	最大频率	CL=50pF，VDD=2V to 3.6V	-	10	MHz
	$t_{f(IO)out}$	输出高到低下降时间		-	125	ns
	$t_{r(IO)out}$	输出低到高上升时间		-	125	ns
x1	$f_{max(IO)out}$	最大频率	CL=50pF，VDD=2V to 3.6V	-	50	MHz
	$t_{f(IO)out}$	输出高到低下降时间		-	25	ns
	$t_{r(IO)out}$	输出低到高上升时间		-	25	ns

6.2.11 定时器特性

表 6.19 TIM 特性

符号	条件	最小	最大	单位
$T_{res\ (TIM\ )}$	定时器分辨时间	1	-	$T_{TIMxCLK}$
FEXT	CH1 至 CH4 的定时器外部时钟频率	0	$T_{TIM\ xCLK}/2$	MHz
RESTIM	定时器分辨率	-	20	bit
$T_{counter}$	选择内部时钟时 16 位计数器时钟周期	1	65536	$T_{TIMxCLK}$
T_{MAX_COUNT}	最大可能计数	1	1048576×65536	$T_{TIMxCLK}$

注 1：TIMxCLK = 72MHz

6.2.12 USB 直流电气特性

表 6.20 USB 直流电气特性

符号	参数	条件	最小	最大	单位
VDD	USB 工作电压		3.0	3.6	V
V_{DI}	差分输入灵敏度	i (USBDP,USBDM)	0.2		V
V_{CM}	差分共模范围	Includes VDI range	0.8	2.5	V
V_{SE}	单端接收器阈值		1.3	2.0	V
V_{OL}	静态输出低电平	RL of1.5kom to3.6V		0.3	V
V_{OH}	静态输出高电平	RL of15kom toVSSV	2.8	3.6	V

注 1：为了与 USB 2.0 全速电气规范兼容，USBDP(D+)引脚必须通过一个 1.5kΩ 电阻接至 3.0~3.6V 电压。

注 2：由综合评估保证，不在生产中测试

注 3：RL 是连接到 USB 驱动器上的负载

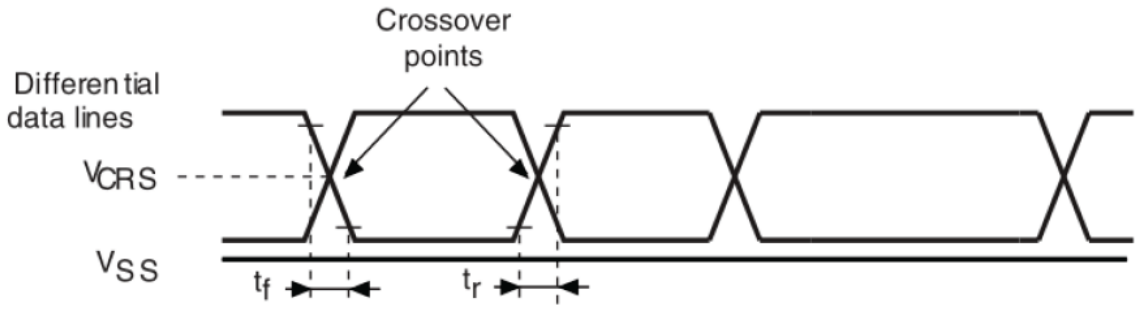


图 6.1 USB 时序：数据信号上升和下降时间定义

表 6.21 USB 全速电气特性

符号	参数	条件	最小	最大	单位
t_r	上升时间	CL= 50 pF	4	20	ns
t_f	下降时间	CL= 50 pF	4	20	ns
t_{rfm}	上升/下降时间匹配	t_r/ t_f	90	110	%
V_{CRS}	输出信号交叉电压		1.3	2.0	V

注 1：由设计保证，不在生产中测试。

6.2.13 比较器特性

表 6.22 比较器特性

符号	参数	最小	典型	最大	单位
Vin	输入电压	0.6	-	VDD-0.3	V
V_{HYST}	迟滞	-	2	5	mV
V_{OFF}	输入电压偏移	-	5	15	mV
T_{PGD}	传输延迟	-	-	200	nS
Iq	工作电流	-	-	8.5	uA

6.2.14 ADC 特性

表 6.23 ADC 特性

符号	参数	条件	最小	典型	最大	单位
VDDA	工作电压	-	2.4	-	3.6	V
f_S	采样速率	-	0.05	-	1	MHz
f_{TRIG}	外部触发频率	f_{ADC}= 14MHz	-	-	823	KHz
V_{AIN}	转换电压范围	-	0	-	vdda	V
R_{AIN}	外部输入阻抗	-	-	-	200	Ω
C_{AIN}	外部电容	-	-	TBD	-	pF

I_{lkg}	模拟输入结电流	-	-	-	10	uA
R_{ADC}	采样开关电阻	-	-	-	1.4	kΩ
C_{ADC}	内部采样和保持电容(12bit)	-	-	15.5	-	pF

表 6.24 ADC 转换时间

符号	参数	条件	最小	典型	最大	单位
T_{AD}	ADC 时钟周期	-	62.5	-	-	ns
T_{CONV}	转换时间	12bit	-	$13T_{AD}$	-	ns
F_{CONV}	采样速率	12bit	-	-	940	KSPS
T_{SAMP}	采样时间	-12bit	$3T_{AD}$	-	-	ns
t_{DIS}	放电时间	-	-	$0.5T_{AD}$	-	ns
t_{DPU}	上电时间	-	-	-	20	us

7. 封装特性

7.1 LQFP64 10x10mm

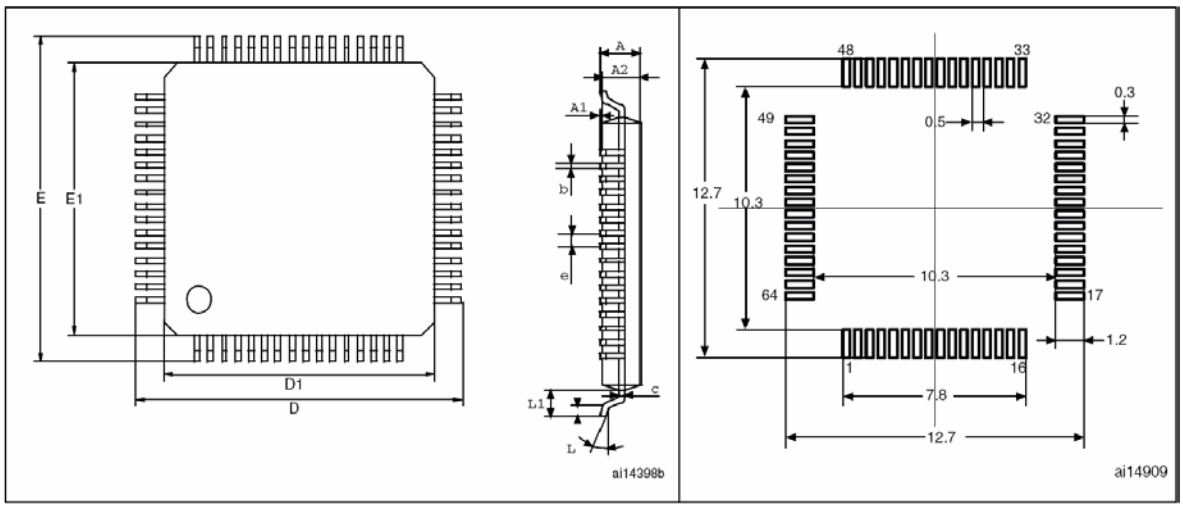


图 7.1 LQFP64 10x10mm，0.5mm 间距和建议元件尺寸

表 7.1 LQFP64 10x10mm 64pin 封装参数

标号	毫米			英寸(1)		
	最小值	典型值	最大值	最小值	典型值	最大值
A			1.60			0.0630
A1	0.05		0.15	0.0020		0.0059
A2	1.35	1.40	1.45	0.0531	0.0551	0.0571
b	0.17	0.22	0.27	0.0067	0.0087	0.0106
c	0.09		0.20	0.0035		0.0079
D		12.00			0.4724	
D1		10.00			0.3937	
E		12.00			0.4724	
E1		10.00			0.3937	
e		0.50			0.0197	
θ	0°	3.5°	7°	0°	3.5°	7°
L	0.45	0.60	0.75	0.0177	0.0236	0.0295
L1		1.00			0.0394	
N	引脚数目 = 64					

注1：图不是按照比列绘制

注2：尺寸单位是毫米

7.2 LQFP48 7x7mm

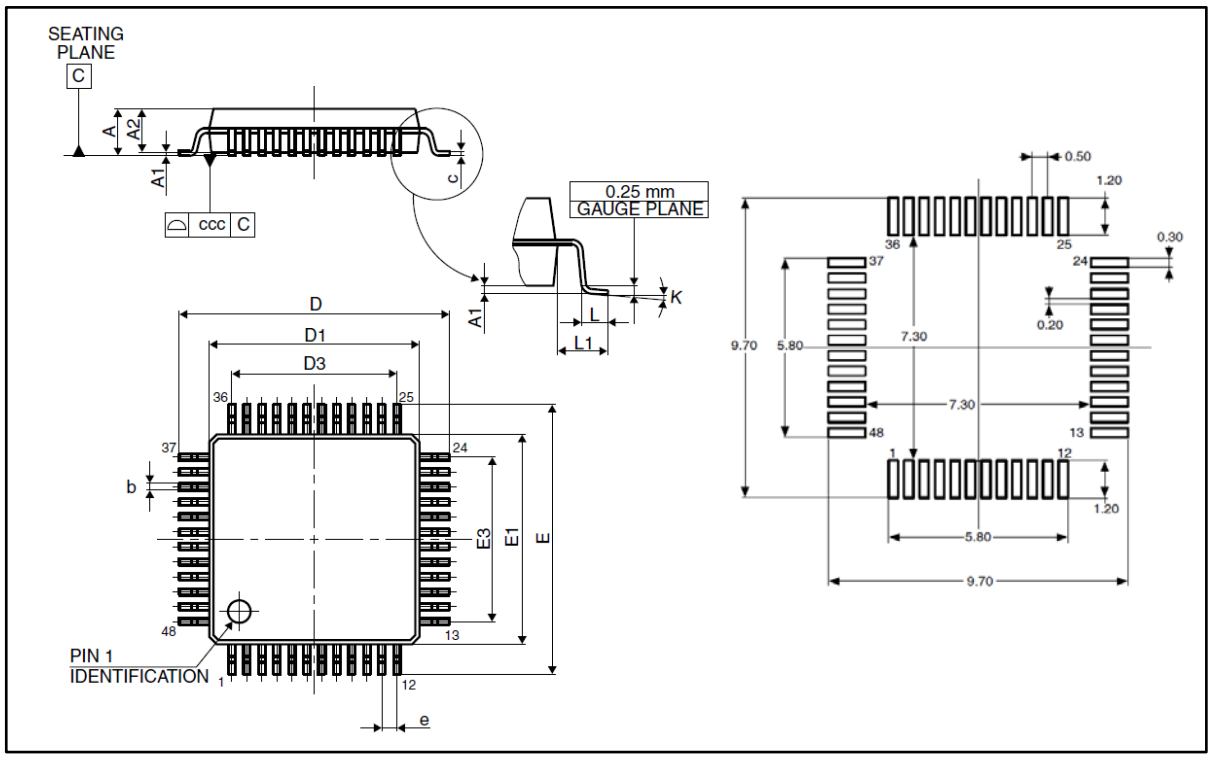


图 7.2 LQFP48 7x7mm，0.5mm 间距和建议元件尺寸

表 7.2 LQFP48 7x7mm 48pin 封装参数

Symbol	millimeters			inches[1]		
	Min	Typ	Max	Min	Typ	Max
A	-	-	1.600	-	-	0.0630
A1	0.050	-	0.150	0.0020	-	0.0059
A2	1.350	1.400	1.450	0.0531	0.0551	0.0571
b	0.170	0.220	0.270	0.0067	0.0087	0.0106
c	0.090	-	0.200	0.0035	-	0.0079
D	8.800	9.000	9.200	0.3465	0.3543	0.3622
D1	6.800	7.000	7.200	0.2677	0.2756	0.2835
D3	-	5.500	-	-	0.2165	-
E	8.800	9.000	9.200	0.3465	0.3543	0.3622
E1	6.800	7.000	7.200	0.2677	0.2756	0.2835
E3	-	5.500	-	-	0.2165	-
e	-	0.500	-	-	0.0197	-
L	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1	-	1.000	-	-	0.0394	-
k	0°	3.5°	7°	0°	3.5°	7°
ccc	-	-	0.080	-	-	0.0031

7.3 QFN36 6x6mm

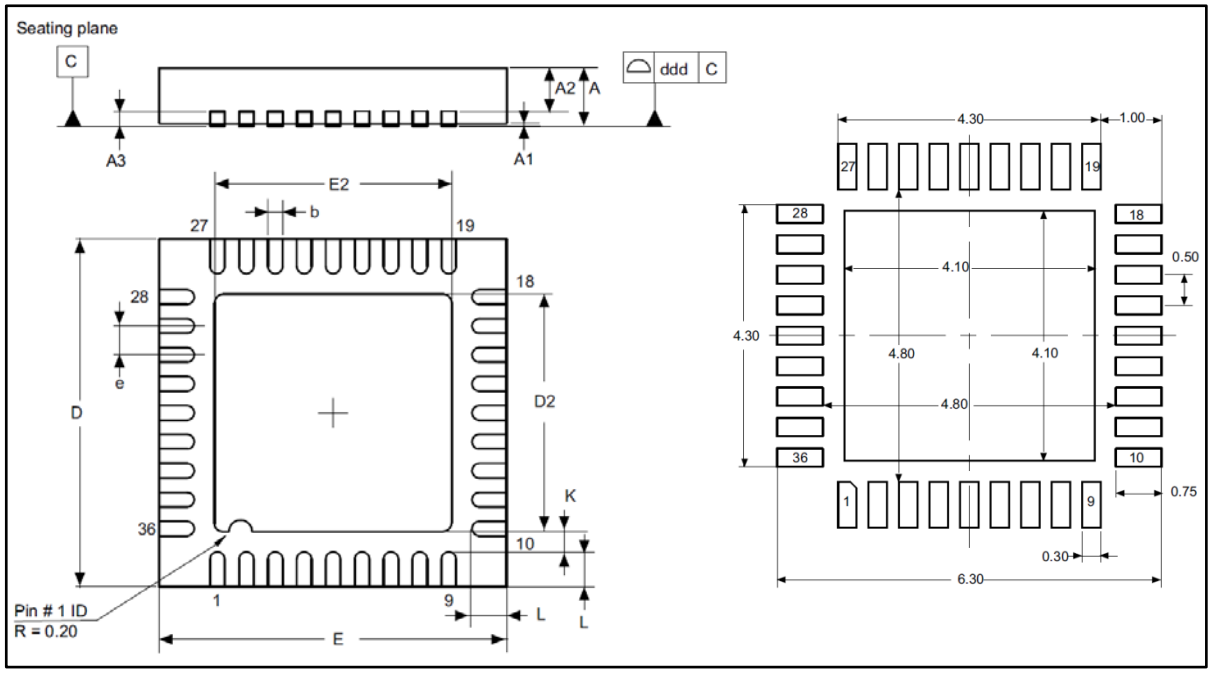


图 7.2 QFN36 6x6mm，0.5mm 间距和建议元件尺寸

表 7.2 QFN36 6x6mm 36pin 封装参数

Symbol	millimeters			inches(1)		
	Min	Typ	Max	Min	Typ	Max
A	0.800	0.900	1.000	0.0315	0.0354	0.0394
A1	-	0.020	0.050	-	0.0008	0.0020
A2	-	0.650	1.000	-	0.0256	0.0394
A3	-	0.250	-	-	0.0098	-
b	0.180	0.230	0.300	0.0071	0.0091	0.0118
D	5.875	6.000	6.125	0.2313	0.2362	0.2411
D2	1.750	3.700	4.250	0.0689	0.1457	0.1673
E	5.875	6.000	6.125	0.2313	0.2362	0.2411
E2	1.750	3.700	4.250	0.0689	0.1457	0.1673
e	0.450	0.500	0.550	0.0177	0.0197	0.0217
L	0.350	0.550	0.750	0.0138	0.0217	0.0295
K	0.250	-	-	0.0098	-	-
ddd	-	-	0.080	-	-	0.0031

注 1：图不是按照比列绘制

注 2：尺寸单位是毫米

7.4 QFN32 4x4mm

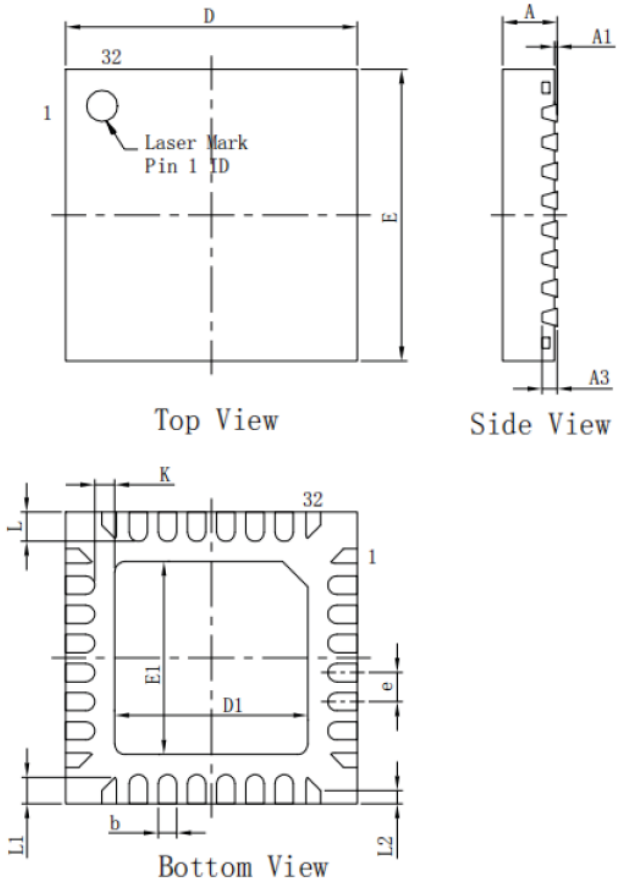


图 7.2 QFN36 6x6mm，0.5mm 间距

表 7.2 QFN32 4x4mm 36pin 封装参数

尺寸 / 标注	最小	标准	最大	尺寸 / 标注	最小	标准	最大
A	0.70	0.75	0.80	E1	2.55	2.65	2.75
A1	0.00	—	0.05	e		0.40TYP	
A3		0.203REF		K	0.20	-	-
b	0.15	0.20	0.25	L	0.30	0.40	0.50
D	3.90	4.00	4.10	L1	0.31	0.36	0.41
E	3.90	4.00	4.10	L2	0.13	0.18	0.23
D1	2.55	2.65	2.75				

注 1：图不是按照比列绘制

注 2：尺寸单位是毫米

8. 芯片选型

RJM32F103 ARM @ Cortex-M3 performance MCU

Nb Segment LCD pins	4	4	4	4	8	8	8	8	8	8
USB	1	1	1	1	1	1	1	1	1	1
UART	2	2	2	2	3	3	3	3	3	3
I2C	1	1	1	1	2	2	2	2	2	2
I2S	0	0	0	1	0	0	1	0	0	1
SPI(S)	1	1	1	1	2	2	2	2	2	2
SPI(M)	0	0	0	0	1	1	1	1	1	1
Quad SPI(M)	1	1	1	1	1	1	1	1	1	1
Nb COMP Channels	10	10	10	10	12	12	12	16	16	16
Nb COMP	2	2	2	2	2	2	2	2	2	2
Nb ADC Channels	10	10	10	10	10	10	10	16	16	16
Nb ADC 10/12 bit Cell	1	1	1	1	1	1	1	1	1	1
Nb Motor Control Timer	1	1	1	1	1	1	1	1	1	1
Nb Timer(20bit)	3	3	3	3	3	3	3	3	3	3
Vmax	3.6	3.6	3.6	3.6	3.6	3.6	3.6	3.6	3.6	3.6
Vmin	2	2	2	2	2	2	2	2	2	2
IO Nb	25	26	26	26	37	37	37	51	51	51
Package Name	QFN32	QFN36	QFN36	QFN36	LQFP48	LQFP48	LQFP48	LQFP64	LQFP64	LQFP64
Ram(Kbytes)	20	20	28	28	20	28	28	20	28	28
Flash(Kbytes)	64	64	96	128	64	96	128	64	96	128
Core	Cortex-M3	Cortex-M3	Cortex-M3	Cortex-M3	Cortex-M3	Cortex-M3	Cortex-M3	Cortex-M3	Cortex-M3	Cortex-M3
Frequency(MHz)	72	72	72	72	72	72	72	72	72	72
Commercial Product Code	RJM32F103K8U6	RJM32F103T8U6	RJM32F103T9U6	RJM32F103TBU6	RJM32F103C8T6	RJM32F103C9T6	RJM32F103CBT6	RJM32F103R8T6	RJM32F103R9T6	RJM32F103RBT6

9. 订货信息

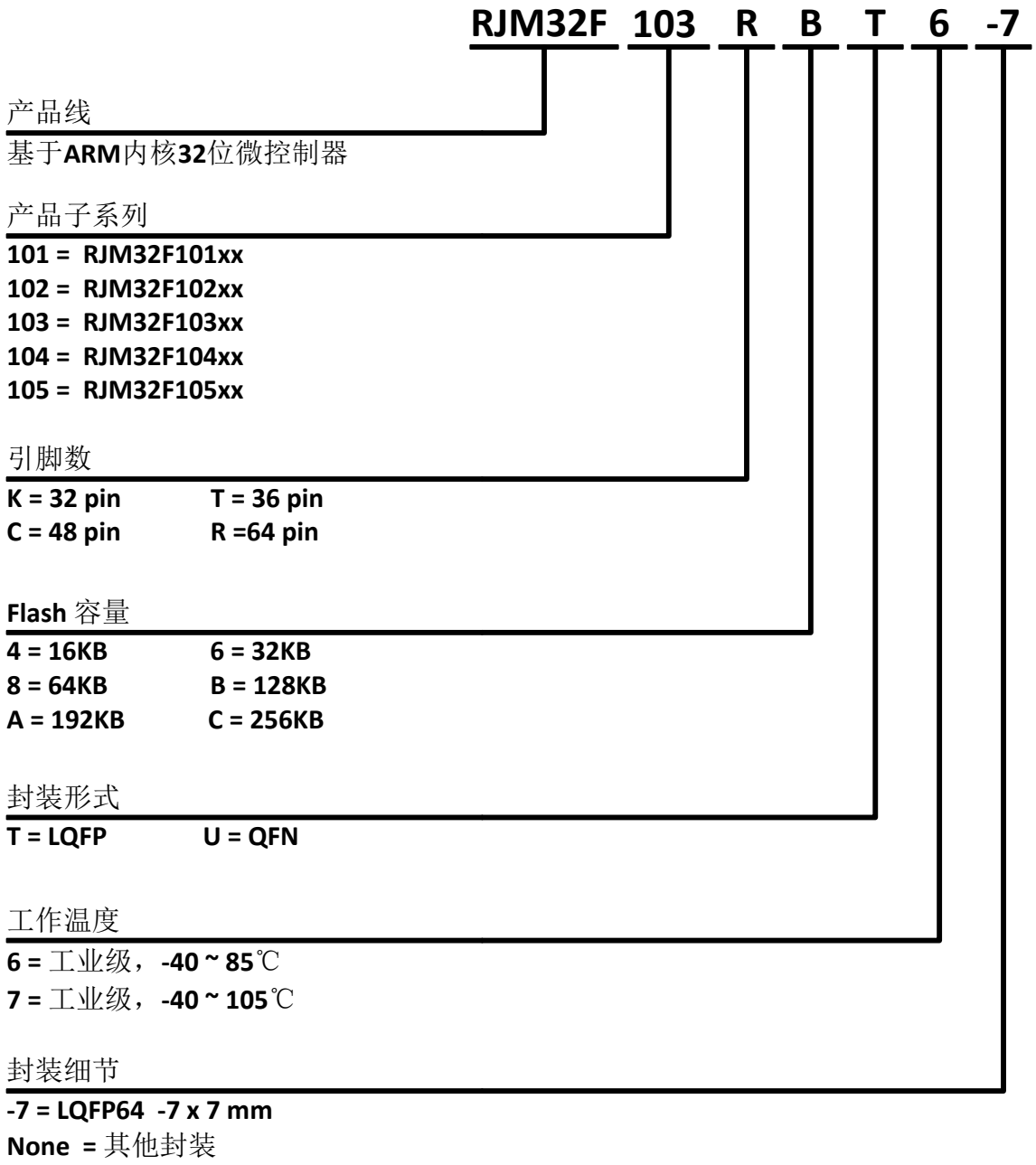


图 9.1 订货信息

10. 版本修订

版本	日期	作者	描述
V01.00	20191115	Tony Gao	数据手册初始版本
V02.00	20201215	Tony Gao	增加EFT参数
V02.10	20210415	Tony Gao	更新